

# Elektromagnetische Zuverlässigkeit und effizienter Top-Down-Entwurf für optimale Systemeigenschaften nanoelektronischer Komponenten (BMBF-Projekt PARACHUTE MEDEA+)

Werner John – Leibniz Universität Hannover – Institut für Theoretische Elektrotechnik - 30167 Hannover  
Thomas Steinecke - Infineon Technologies AG - Am Campeon 1-12 - 85579 Neubiberg

## Kurzfassung

Den großen Chancen zur Nutzung von Strukturbreiten kleiner als 100 nm stehen die enormen Herausforderungen bei der Entwicklung effizienter Fertigungs- und Entwurfstechnologien gegenüber. Um sowohl die Leistung als auch Zuverlässigkeit (Qualität) elektronischer Systeme dem Endverbraucher gegenüber garantieren zu können, sind neuartige Modellierungs- und Entwurfsansätze erforderlich.

In diesem Beitrag wird das wachsende Problem der Störanfälligkeit elektronischer Systeme behandelt. Nano- und mikroelektronische Schaltungen, Komponenten der Mikrosystemtechnik und der Leistungselektronik sind feste Bestandteile elektronischer Module und Systeme. Zusammen mit den parasitären Effekten auf IC-Ebene – bedingt durch neue IC-Prozesse – wird die Zuverlässigkeit moderner elektronischer Systeme zunehmend durch interne und externe Störeffekte beeinträchtigt. Diese Systeme werden durch unterschiedliche Störeffekte (Abstrahlung, Einstrahlung, Crosstalk, PowerGrund-Noise, ...) beeinflusst - die wiederum durch verschiedenste Quellen erzeugt werden. Derartige Systeme können auch zur Quelle der sie dann selbst beeinflussenden Störungen werden.

Die gegenwärtige Situation im Entwicklungsbereich neuer IC-Technologien wird hauptsächlich durch die Konzentration auf die Thematik *Technologieoptimierung für Nanoelektronik* geprägt. Die Modellierung parasitärer Effekte auf dem Gebiet elektromagnetischer Verträglichkeit (EMV) oder neuerdings auf dem Gebiet der elektromagnetische Zuverlässigkeit (EMZ) erfolgt heute durchweg vom Transistor her kommend als BottomUp-Ansatz. Eine durchgängig hohe Qualität aller Komponenten eines elektronischen Systems kann jedoch nur sichergestellt werden, wenn die parasitäre Beeinflussung durch äußere Störungen berücksichtigt wird – dies leistet ein sog. TopDown-Ansatz.

## 1 Übersicht

Der Wirtschaftsstandort Deutschland wird u. a. von einer weltweit wettbewerbsfähigen Nano-Industrie geprägt. Integrierte Schaltungen mit Strukturgrößen kleiner als 100 nm halten bereits heute Einzug in die Anwendung. Getrieben vom Erfolg der dynamischen Speicherbausteine, werden noch in diesem Jahrzehnt die ersten Nanometer-IC in der Automobilelektronik eingesetzt werden. Wachsende gesetzliche Anforderungen zum Umweltschutz und zur Sicherheit von Verkehrsteilnehmern zwingen die Automobilindustrie zum Einsatz immer leistungsfähigerer integrierter Schaltungen. Dieser Leistungs-Schub wird ermöglicht durch höhere Integrationsdichten und rasant steigende Taktraten. Zukünftige intelligente Steuergeräte sowohl für komplexe Motorsteuerungen als auch für Sicherheits- und Multimedia-Anwendungen im Fahrzeug erhöhen nicht nur den Komfort für Fahrer und Beifahrer, sondern tragen wesentlich zur Sicherheit aller Verkehrsteilnehmer und auch zum Umweltschutz bei. Andererseits führen diese neuen komplexen Elektroniksysteme jedoch zu einem erheblichen Anstieg der im Gesamtsystem erzeugten und der ins Gesamtsystem eingekoppelten elektromagnetischen Störungen. Der Umfang dieser Störungen wächst proportional zu Transistoranzahl und Takt rate der integrierten Schaltungen sowie zur Anzahl der Steuergeräte pro Fahrzeug.

Ein wichtiges Ziel des Verbundprojekts PARACHUTE ist es, zukünftige vom Automobilmarkt geforderte Nanometer-IC und elektronische Systeme (z.B. Steuergeräte)

elektrisch so robust zu machen, dass das Gesamtsystem IC/elektronisches System/Automobil zuverlässig funktioniert, ohne störungsbedingte Schäden für Mensch und Maschine zu verursachen. PARACHUTE erarbeitet dazu die theoretischen Grundlagen und liefert Hardware- und Software-Prototypen ab, welche die Erreichbarkeit dieses Ziels nachweisen und als Grundlage für die nachfolgende Verwertung dienen. Mit den PARACHUTE-Ergebnissen werden die Projektpartner z.B. in die Lage versetzt, zukünftige Fahrzeuge mit zuverlässig funktionierenden, zunehmend intelligenteren und damit komplexeren Fahrer-Assistenzsystemen auszustatten. Diese leisten einen volkswirtschaftlich wertvollen Beitrag zur Unfallsicherheit und zur Schaffung neuer hochqualifizierter Arbeitsplätze und tragen damit auch zu einer verbesserten Positionierung der deutschen Automobilindustrie im internationalen Wettbewerb bei.

Mittlerweile wird eine hohe Zahl von Systemausfällen durch eine nicht ausreichend sichergestellte Störsicherheit gegen elektromagnetische Beeinflussung hervorgerufen. Während beispielsweise in der Luft- und Raumfahrt der Ausfall von sicherheitsrelevanten Systemen durch den Einsatz redundanter Systeme vermieden werden muß, ist in der Automobilelektronik eine mehrfache Auslegung von z.B. Steuergeräten aus Kostengründen nicht akzeptabel. Damit muss umso mehr Wert auf die funktionale Zuverlässigkeit unter Störeinfluss aller Systemkomponenten gelegt werden, denn jeder Systemausfall während der Fahrt birgt ein Sicherheitsrisiko und bringt Einbußen am Komfort des Fahrzeugs und am Image des Herstellers.

Dies ist letztendlich der Berührungspunkt des Endverbrauchers mit der elektromagnetischen Zuverlässigkeit.

Die *Elektromagnetische Zuverlässigkeit* (EMZ) beschreibt die Fähigkeit eines elektrischen Systems, einerseits seine Umgebung durch elektromagnetische Störungen nicht unzulässig zu beeinflussen (elektromagnetische Emission) und andererseits durch elektromagnetische und Störungen aus seiner Umgebung nicht in seiner Funktion beeinträchtigt zu werden (elektromagnetische Störfestigkeit und Puls-Störfestigkeit).

Um zukünftig im internationalen Halbleiter- und Automobil-Systemmarkt erfolgreich vertreten zu sein, muss die deutsche Industrie große Anstrengungen unternehmen, die geforderte elektromagnetische Zuverlässigkeit von IC

und elektronischen Systeme auch beim Einsatz von Nanometerstrukturen zu gewährleisten.

Im FuE-Verbundvorhaben PARACHUTE soll (im Rahmen des MEDEA+-Projekts 2A701) gemeinsam mit den anderen europäischen Projektpartnern ein neuer integrativer EDA-Entwurfsansatz für störsichere elektronische Systeme mit Nano-IC umgesetzt werden. Die Partner des deutschen PARACHUTE-Konsortiums konzentrieren sich dabei auf die Sicherstellung der elektromagnetischen Zuverlässigkeit (EMZ) von nanoelektronischen Komponenten und deren Anwendung in komplexen Systemen der Automobiltechnik. Ausgehend von den Systemanforderungen sollen die Regeln und Simulationsplattformen für einen robusten Entwurf von elektronischen Systemen und integrierten Schaltungen gemäß zukünftiger Anforderungen des Automobilbereichs erarbeitet werden.

Trends wichtiger elektrischer und mechanischer Parameter für ICs und Leiterplatten									
Jahr	Chip					Gehäuse	Leiterplatte		
	Technologie-knoten [nm]	Transistoren [Mio]	Taktrate [MHz]	Versorgungsspannung [V]	Schwellspannung [V]		Pinanzahl	Lagenanzahl	Leiterbahnbreite [µm]
2007	90	50	300	1,2	0,2	500	10	90	50
2010	65	100	500	1,1	0,18	700	11	80	40
2013	45	200	800	1,0	0,15	1000	12	70	30

Tabelle 1: Trends wichtiger Parameter für Nano-IC

Die Tabelle 1 verdeutlicht, dass sich für schnelle Nano-IC die Schwellspannung  $V_i$  der Transistoren dem Wert 150 mV nähert. Dies bedeutet, dass bereits Störungen mit Amplituden kleiner als 200 mV Transistoren unbeabsichtigt schalten lassen. Z.B. sind auf typischen heutigen Steuergeräten Störampplituden zwischen 200 und 300 mV zu finden; eine Reduktion dieses Wertes wird durch steigende Leistungs-Anforderungen verhindert. Nano-IC müssen also sehr sorgfältig auf ihre Störanfälligkeit hin untersucht und für entsprechend große Robustheit gegenüber Störungen entworfen werden.

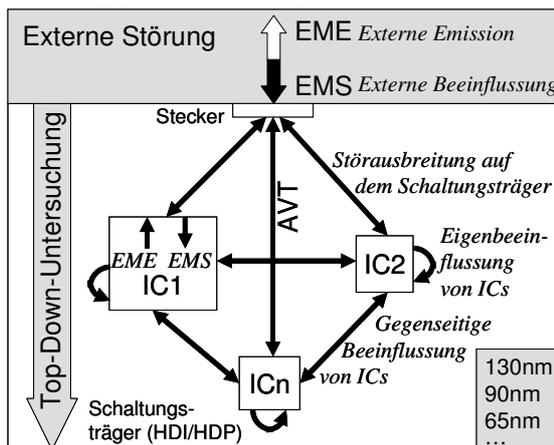


Bild 1: DesignToNoise-Ansatz in PARACHUTE

Entsprechend wächst mit der Anzahl der Gehäuseanschlüsse und mit der Leiterbahndichte das ungewollte Signalübersprechen und reduziert damit weiter die Zuverlässigkeit elektronischer Systeme.

Elektromagnetische Störungen dringen nicht nur von außen in ein elektronisches System ein, sondern wer-

den zu einem großen Teil im System selbst erzeugt. Enthält z.B. ein Steuergerät viele aktive elektronische Komponenten (z.B. Mikrocontroller, Leistungstreiber), so beeinflussen sich diese Komponenten gegenseitig. Um ein solch komplexes, elektronisches System elektromagnetisch robust zu machen, bedarf es der ganzheitlichen Betrachtung des Steuergeräte- und IC-Entwurfs bezüglich der Signal- und Störpegel (DesignToNoise – Bild 1).

Zusammenfassend formuliert bedeutet dies: Es muss mithilfe adäquater Modelle und Simulationswerkzeuge dafür Sorge getragen werden, dass pro elektronischem System (z.B. Steuergerät) weniger Störungen erzeugt und in die Umgebung verbreitet werden und gleichzeitig jedes System durch Entwurfsmaßnahmen robuster gegen elektromagnetische Störungen gemacht wird.

Um kostenaufwendige Entwurfsüberarbeitungen zu vermeiden, verfolgt PARACHUTE einen TopDown-Ansatz, bei dem ausgehend von der externen Störcharakteristik die Störübertragungswege im System über die Aufbau- und Verbindungstechnik (AVT) und die eingesetzten IC zunächst modelliert und simuliert und aufgrund der Simulationsergebnisse anschließend auf Entwurfsebene optimiert werden. Die externe Störcharakteristik beschreibt einerseits die durch das System erzeugten Störungen und andererseits die auf das System aus der Umgebung wirkenden Störungen.

Diese Charakteristik muss zunächst physikalisch analysiert und verstanden werden, bevor im zweiten Schritt Modelle und Simulationswerkzeuge entwickelt werden und im dritten Schritt die Störemission der IC minimiert und die Störfestigkeit der IC maximiert wird. Für die Störcharakteristik spielen die Störquellen bzw.

sensitiven Elemente im IC und die Störausbreitungspfade in IC-Gehäusen und auf Schaltungsträgern eine wichtige Rolle.

Die Beurteilung der EMZ, z.B. eines automobilen Steuergerätes, kann heute bereits durch Messungen an einem bereits produzierten System erfolgen. PARACHUTE erarbeitet sowohl durchgängige Simulationsmodelle für die Systemkomponenten IC und Schaltungsträger zur Beschreibung des Störverhaltens, als auch durchgängige Messverfahren zur Erfassung der Störungen an beliebigen Stellen des Gesamtsystems. Nur dann ist es möglich, die Kostenvorteile der modellbasierten Entwicklung in frühen Entwurfsphasen zu nutzen.

Als Voraussetzung für die erfolgreiche Implementierung von Modellen und Messtechnik muss ein vollständiges Verständnis der Störcharakteristik und der Störübertragungswege erreicht werden. Dies geschieht in PARACHUTE mithilfe von grundlegenden Untersuchungen der physikalischen Effekte und dem Erarbeiten von Modellierungsmethoden. Nachfolgend werden exemplarisch einige ausgewählte Projektergebnisse vorgestellt (weitere Details können der beigefügten Literaturliste entnommen werden).

## 2 Emissionsmodelle für komplexe Microcontroller

Simulationsmodelle für die Störaussendung und die Störfestigkeit von integrierten Schaltungen sind zur Vermeidung kostspieliger Entwurfsüberarbeitung auf IC- und Schaltungsträgerebene unumgänglich. Die Infineon Technologies AG konzentriert sich im Rahmen des PARACHUTE-Projekts auf die Spezifikation und Erstellung dieser Simulationsmodelle.

Elektromagnetische Emission (EME) wird durch das nahezu gleichzeitige Schalten einer großen Anzahl von Transistoren hervorgerufen. Ausschlaggebend für die Höhe der Emissionsspitzen und deren Verteilung im Frequenzspektrum sind mehrere Parameter: Schaltflanken, Schaltfrequenz, Schaltstrom und Ausbreitungscharakteristik der Störung durch IC-Gehäuse und Schaltungsträgerebene.

Für komplexe IC wird die Erstellung von Emissionsmodellen (ICEM) sehr kompliziert, da die Ausbreitungspfade durch die örtliche Verteilung der IC-Funktionsblöcke und der damit einhergehenden Vielzahl von Versorgungsanschlüssen äußerst verzweigt sind und unterschiedliche Impedanzen aufweisen. Trotzdem sollen die IC-Modelle möglichst einfach sein, da sie in heute verfügbaren Simulatoren zusammen mit dem Leiterplattenmodell simuliert werden sollen. Transistormodelle scheiden daher zugunsten von Verhaltensmodellen aus. Im Rahmen von PARACHUTE hat die Infineon Technologies AG ICEM-Modelle für zwei 32-Bit-Mikrocontroller entwickelt, die zusammen mit Anwendern evaluiert werden. Dabei wurde grundsätzlich auf dem Standardisierungsvorschlag IEC 62433 Part 2: *Models of ICs for Conducted EME*

*Simulation* aufgesetzt. Das dort beschriebene generische Modell wurde in PARACHUTE zugunsten einer höheren Genauigkeit verfeinert.

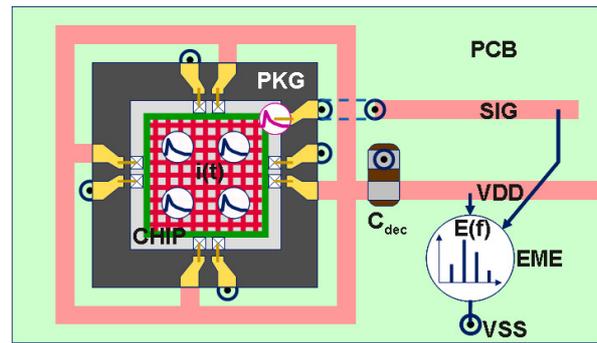


Bild 2: Bestandteile des IC-Emissionsmodells (ICEM)

Grundsätzlich müssen ICEM-Modelle die Störquellen sowie die Ausbreitungspfade der Störungen auf dem IC und durch das IC-Gehäuse bis zu den Gehäuseanschlüssen beschreiben (Bild 2). Für die Systemsimulation wird dann das ICEM-Modell *pin-genau* auf dem Schaltungsträger an den IC-Footprint angeschlossen. Während IBIS-Modelle nur die Simulation von IC-Nutzsignalen auf dem Schaltungsträger ermöglichen, beschreibt ICEM die Störsignale, die an allen IC-Anschlüssen, insbesondere auch an den Versorgungsanschlüssen, zu erwarten sind. Dabei sollen verschiedene Betriebszustände des simulierten IC einstellbar sein.

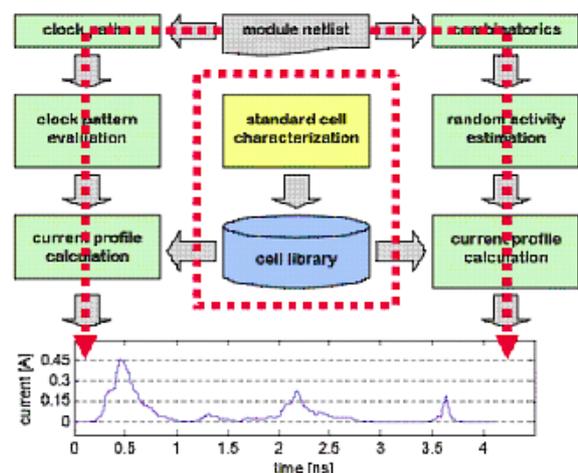


Bild 3: Stromprofilberechnung für digitale Module mit dem Werkzeug NEMO

Die Qualität der ICEM-Modelle ist unmittelbar abhängig von der Genauigkeit der Stromquellen, welche die OnChip-Schaltaktivität beschreiben. Die Komplexität heutiger und erst recht zukünftiger SystemOnChip-Lösungen (SoC) erfordern verteilte Stromquellen und Kopplungspfade, um die unterschiedlichen Stromaufnahmen der Versorgungsanschlüsse korrekt zu modellieren und somit auch CommonMode-Störungen im System zu erfassen.

Die Kurvenformen der Stromquellen werden entweder – für Analog-Module – durch Transistorsimulationen oder – für Digital-Module – durch Netzlistenanalyse

gewonnen. Dazu wurde das Werkzeug NEMO entwickelt, das mithilfe vorcharakterisierter Zellenbibliotheken und Verilog-Netzlisten der zu modellierenden Schaltungsblöcke die Gesamt-Stromprofile der Module berechnet (Bild 3).

Bei dieser Berechnung fließen die Struktur des Taktbaums, die logischen Verbindungen aller Standardzellen, ihre Ein- und Ausgangslasten sowie die Aktivität der Gesamtschaltung ein. Hierbei werden durchschnittlich lange und breite Verdrahtungen sowie typische lokale Kapazitäten angenommen.

Das solchermaßen gewonnene Stromprofil wird durch das Werkzeug EXPO über die Modulfläche verteilt und stellt somit eine realistische OnChip-Stromverteilung dar.

Während NEMO die aktiven Störquellen berechnet, baut EXPO diese Störquellen in ein On-Chip-Versorgungsnetzwerk für VDD, VSS und Substrat ein (Bild 4). Somit erzeugt EXPO ein IC-Emissionsmodell, das mit einem der ebenfalls implementierten generi-

schen Gehäusemodelle für Leadframes und Ball-Grid-Arrays verknüpft werden kann. Die Anordnung der OnChip-Funktionsblöcke und deren Versorgungsverdrahtung erfolgt über einen graphisch einzugebenden Floorplan. Hierbei wird die IC-Fläche in kleine Kacheln unterteilt. Jeder Kachel werden folgende Eigenschaften zugewiesen: Schaltungstyp (z.B. digitale Logik, SRAM, Flash-Speicher, Analogmodul), zugehöriges Versorgungssystem (z.B. digital, Flash, analog), und spezielle Versorgungsverbindungen zu Nachbarkacheln, einem globalen Versorgungsgitter oder Versorgungspads. Nach der Eingabe aller dieser Merkmale wird der Pading generiert, der alle Versorgungs- und I/O-Pads enthält. Für die Versorgungspads wird angegeben, mit welcher Logik-Kachel sie verbunden sind. Zusätzlich wird der Padframe-Versorgungsring definiert, an den sie angeschlossen sind. Die I/O-Pads erhalten ein Aktiv/Passiv-SPICE-Makro, das es erlaubt, sowohl Störungen durch Schaltvorgänge zu erzeugen als auch Störungen vom Versorgungssystem nach außen weiterzuleiten.

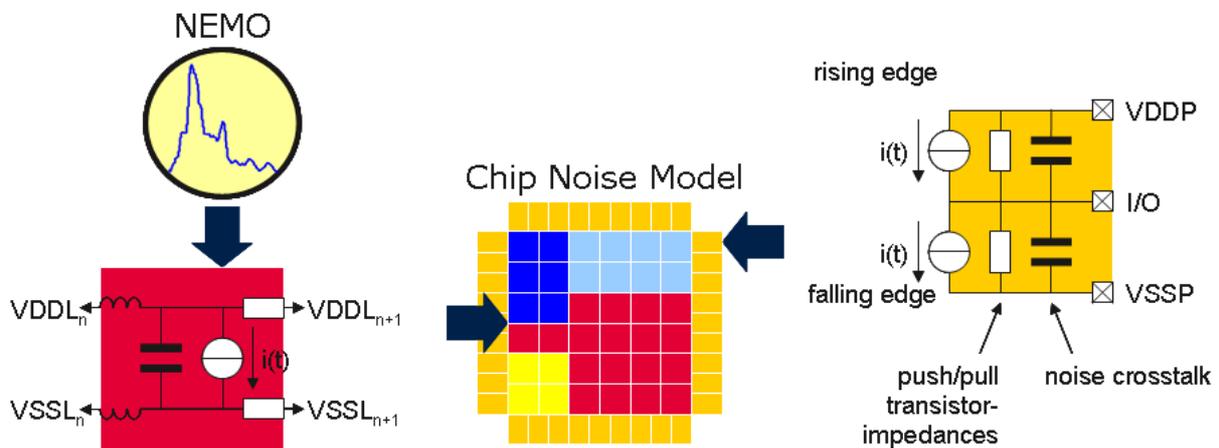


Bild 4: ICEM-Modellierung für komplexe IC mit dem Werkzeug EXPO

Aus dem kompletten IC-Modell erzeugt EXPO eine hierarchische oder flache SPICE-Netzliste, die als Subcircuit in übergeordnete SPICE-Modelle eingebunden werden kann und somit eine vollständige Systemsimulation der vom IC erzeugten Störungen und deren Auswirkungen an beliebigen Stellen des umgebenden Systems ermöglicht.

Für die Mikrocontroller TriCore TC1766 und TC1796 (Infineon Technologies AG) wurden bereits ICEM-Modelle auf diese Art erzeugt und beeindruckende Simulationengenauigkeiten von ca. 3 dB erreicht (Bild 6). Im weiteren Verlauf von PARACHUTE wird die Noise-Kopplung zwischen den verschiedenen Versorgungssystemen verfeinert und somit alle relevanten Emissionsmechanismen bis 1 GHz – entsprechend den heute gültigen Testnormen – abgedeckt.

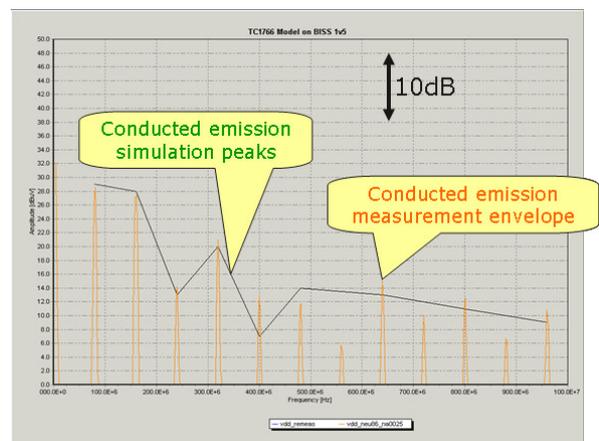


Bild 5: Korrelation zwischen Emissionsmessung und -simulation für den µC TC1766

Da die von EXPO erzeugten SPICE-Modelle sehr komplex werden können, wird in PARACHUTE an Model-Order-Reduction (MOR) Methoden zur Verkleinerung der Netzlisten gearbeitet.

### 3 Modell-Order-Reduction/ Modellierung leitungsgeführter Störeffekte

Mit IC Conducted Emission Modellen können EMZ-Effekte bereits im Entwurfsprozess berücksichtigt werden und die erforderlichen Rechenzeiten reduziert werden. Die hier erzeugten TriCore-Modelle (ICEM) bestehen aus sehr großen Schaltungen, die nur mit sehr hohem Rechenaufwand simuliert werden können. Ein Lösungsansatz für dieses Problem stellt die Modellordnungsreduktion (MOR) dar.

Ein ICEM-Modell besteht aus zwei Teilmodellen: Dem *Passive Distribution Network* (PDN) und dem *Internal Activity* (IA) Modell (Bild 7). Das PDN stellt ein passives RLC-Netzwerk dar, anhand dessen das Störverhalten der Versorgungsleitungen eines IC beschrieben wird. Bei dem IA-Modell handelt es sich um eine Stromquelle, die die aufsummierten Schaltströme der IC-Gatter innerhalb eines Taktzyklus beschreibt.

Mit dem einfachen ICEM Modell nach Bild 6, das entweder während des Entwurfsprozesses oder direkt durch Messung am IC generiert werden kann, lassen sich Aussagen über die leitungsgeführten Störaussendungen des IC treffen. Außerdem lässt sich durch Simulation des ICEM-Modells unter Einbindung von Entkopplungskapazitäten eine Optimierung des Entkopplungs-Netzwerks auf Schaltungsträgerebene vornehmen. Eine weitere Anwendungsmöglichkeit ist durch die Flächenoptimierung der Versorgungsebenen zur Impedanzminimierung gegeben.

Mit IC Conducted Emission Modellen können EMZ-Effekte bereits im Entwurfsprozess berücksichtigt werden und die erforderlichen Rechenzeiten reduziert werden. Die hier erzeugten TriCore-Modelle (ICEM) bestehen aus sehr großen Schaltungen, die nur mit sehr hohem Rechenaufwand simuliert werden können. Ein Lösungsansatz für dieses Problem stellt die Modellordnungsreduktion (MOR) dar.

Ein ICEM-Modell besteht aus zwei Teilmodellen: Dem *Passive Distribution Network* (PDN) und dem *Internal Activity* (IA) Modell (Bild 7). Das PDN stellt ein passives RLC-Netzwerk dar, anhand dessen das Störverhalten der Versorgungsleitungen eines IC beschrieben wird. Bei dem IA-Modell handelt es sich um eine Stromquelle, die die aufsummierten Schaltströme der IC-Gatter innerhalb eines Taktzyklus beschreibt.

Mit dem einfachen ICEM Modell nach Bild 7, das entweder während des Entwurfsprozesses oder direkt durch Messung am IC generiert werden kann, lassen sich Aussagen über die leitungsgeführten Störaussendungen des IC treffen. Außerdem lässt sich durch Simulation des ICEM-Modells unter Einbindung von Entkopplungskapazitäten eine Optimierung des Ent-

kopplungs-Netzwerks auf Schaltungsträgerebene vornehmen. Eine weitere Anwendungsmöglichkeit ist durch die Flächenoptimierung der Versorgungsebenen zur Impedanzminimierung gegeben.

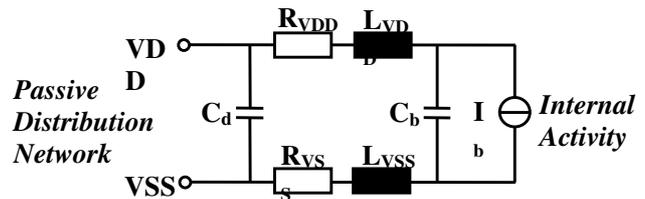


Bild 6: Integrated Circuit Electromagnetical Modell (ICEM)

In dem von der Infineon Technologies AG verfolgten Ansatz setzt sich ein einzelner IC-Funktionsblock (z.B.: digital, analog, I/O, memory) aus einer Vielzahl von Modellen ähnlich dem ICEM Modell nach Bild 6 zusammen. Dieser Ansatz bietet dem Anwender den Vorteil der einfachen Generierung eines solchen IC-Modells durch die Verwendung des EXPO-Werkzeuges. Hierbei findet die Platzierung der einzelnen Funktionsblöcke auf der *Die*-Fläche des IC Berücksichtigung, so dass eine Aussage über das Störverhalten des IC in einer frühen Entwicklungsphase getroffen werden kann.

#### Ergebnisse

Da die Modellordnungsreduktion im Frequenzbereich durchgeführt wird, müssen die Netzlisten des ICEM-Modells zunächst in eine Systembeschreibung im Frequenzbereich transformiert werden. Ein in MATLAB implementierter SPICE-Parser erzeugt aus der SPICE-Netzliste eine Übertragungsfunktion der Form  $Z = L^T (sC + G)^{-1} B$  im Frequenzbereich. Der SPICE-Parser generiert, mit Hilfe der modifizierten Knotenspannungsanalyse, die Systemmatrizen C, G, B und L. Die Ordnungen der Systemmatrizen werden mit einem Modellordnungsalgorithmus, (basierend auf Krylov-Unterräumen) reduziert. Mit diesem MOR-Verfahren werden die Momente des reduzierten Modells an die des Originalmodells angepasst. Durch ein Netzwerksynthese-Verfahren wird ein Netzwerk aus der reduzierten Systembeschreibung erzeugt, welches mit Schaltkreissimulatoren im Zeitbereich untersucht werden kann.

Nachfolgend werden die bisher erzielten Ergebnisse anhand einer TriCore-Netzliste betrachtet. Die auf der Basis dieser Netzliste erzeugten Systemmatrizen weisen eine Ordnung von 75 auf. Mit Hilfe des MOR-Verfahrens wird die Ordnung des Systems auf 6 reduziert. Das Verhalten des reduzierten Systems stimmt mit dem des Originalmodells in dem relevanten Frequenzbereich bzgl. Amplituden- und Phasenverlauf gut überein. In Bild 7 wird der Amplituden- und Phasengang der Impedanz-Übertragungsfunktion eines Versorgungsspannungs-Anschlusses gezeigt. Mit dieser Ordnungsreduktion wird für das hier zugrunde gelegte

ICEM-Modell eine Verringerung des Rechenaufwandes im Frequenzbereich um den Faktor vier erreicht.

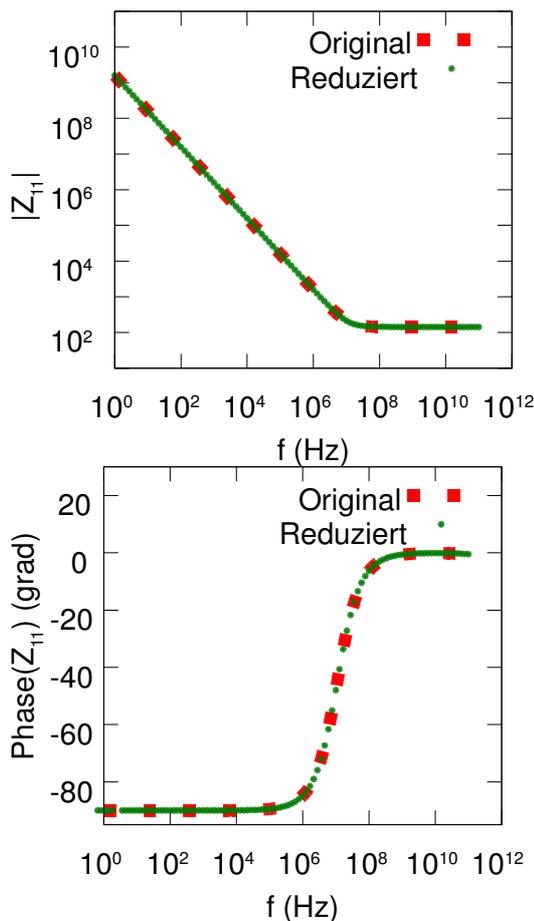


Bild 7: Übertragungsfunktion  $Z_{11}$  eines Anschlusses (Versorgungsspannung) des Modells - (oben): Amplitude - (unten): Phase

Nachfolgend wird die SPICE-Netzliste des reduzierten Systems mit HSPICE im Zeitbereich untersucht. Die Simulation im Zeitbereich zeigt eine gute Übereinstimmung mit dem Originalmodell. In Bild 8 wird beispielhaft das Spannungsverhalten an Pin1 während eines Schaltvorganges im IC dargestellt. Das reduzierte Modell benötigt etwa 50 Prozent weniger Rechen- und Speicheraufwand als das Originalmodell bei weiterhin guter Übereinstimmung.

Für eine höhere Ordnungsreduktion kann als zweite Stufe (nach der auf dem Krylov-Unterraum basierten MOR) eine auf Lyapunov-Balancierung basierte MOR durchgeführt werden. Die Ordnungsreduktion des Systems durch Lyapunov-Balancierung ermöglicht es, den gut steuer- und beobachtbaren Teil des Systems von dem schlecht steuer- oder beobachtbaren zu trennen. Um mit der zweiten Stufe gute Resultate zu erhalten, wird im ersten Schritt das ICEM Modell von der Ordnung 75 nur auf 26 reduziert. Mit der zweiten Stufe ist dann eine Reduktion auf die Ordnung zwei möglich, was eine Verringerung des Rechenaufwandes in Simulationen im Frequenzbereich um einen Faktor größer zehn ermöglicht. Dabei zeigt das in zwei Schritten re-

duzierte ICEM Modell weiterhin gute Eigenschaften in großen Teilen des relevanten Frequenzbereiches.

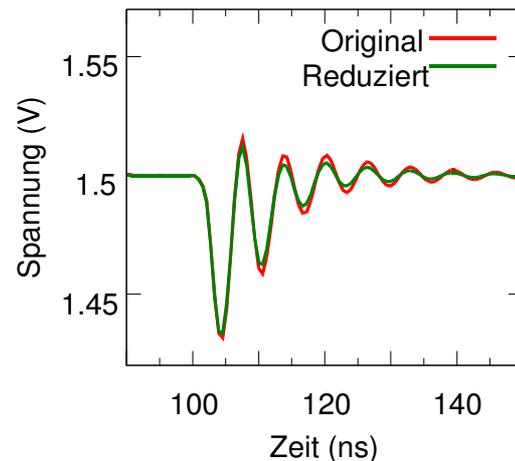


Bild 8: HSPICE-Simulation im Zeitbereich mit reduziertem Modell (Krylov-Unterraum) - Verlauf der Versorgungsspannung an einem Anschluss während eines Schaltvorganges im IC

#### 4. Zusammenfassung

Im FuE-Verbundvorhaben PARACHUTE wird (MEDEA+-Projekt 2A701) zusammen mit europäischen Projektpartnern aus Belgien, Frankreich, Deutschland, Spanien und den Niederlanden ein neuer integrativer EDA-Entwurfsansatz für störsichere elektronische Systeme (Automobil, Luft- und Raumfahrt, Telekommunikation) realisiert.

Das deutsche PARACHUTE-Konsortium konzentriert sich auf die Sicherstellung der elektromagnetischen Zuverlässigkeit (EMZ) von nanoelektronischen Komponenten und deren Anwendung in komplexen Systemen der Automobiltechnik. Ausgehend von den Systemanforderungen werden Simulationsplattformen für einen robusten Entwurf von elektronischen Systemen und integrierten Schaltungen im Hinblick auf die zukünftigen Anforderungen aus dem Automobilbereich erforscht.

Es wurde ein im Vorhaben bearbeiteter Modellierungsansatz zum Themenkomplex Electromagnetic Reliability (EMR/EMZ) vorgestellt.

Die bisher erzielten F+E-Ergebnisse im Vorhaben PARACHUTE zeigen, dass die geplanten Projektziele erreicht werden können.

#### 4 Literatur

- [1] W. John; EMC-Analysis and Design of Microelectronic Systems; ISTET 1999, Magdeburg, Germany
- [2] F. Caignet, S. Delmas-Bendhia, P. Saintot, E. Sicard; *The Challenge of Signal Integrity in Deep Sub Micron CMOS Technology*; IEEE Proceedings, Special Topic; The Future of Interconnects, Vol. 89, N°4; April 2001

- [3] W. John; *EMC Modeling and Design of Microelectronic Systems*; AP-RASC Asia Pacific Radio Science Conference 2001, Tokyo, Japan (invited)
- [4] P. Kralicek, W. John, R. de Smedt, K. Vervort, H. Garbe; *A Voltage Controlled Emission Model of Electromagnetic Emission of IC for System Analysis*; IEEE International Symposium EMC 2001, Montreal, Canada
- [5] T. Steinecke, M. Schmidt, H. Köhne, W. John; *EMC Modelling and Simulation on Chip Level*; pp. 1191-1196; IEEE International EMC Symposium, Montreal (Canada), 2001
- [6] M. Bücker; *EMV-Analyse des Versorgungssystems mehrlagiger Leiterplatten*; EMV 2002 - Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit; 9.-11. April 2002 - Duesseldorf – Germany
- [7] T. Steinecke, M. Schmidt, H. Köhne; *Behavioural EMI Models of Complex Digital VLSI Circuits*; International IEEE EMC Symposium, Istanbul (Turkey), 2003
- [8] Etienne SICARD, Mohamed Ramdani, Olivier Maurice, Richard Perdriau; *Towards an International Standard: ICEM Model*; ICONIC 2003, France, June 03
- [9] ICEM - *Integrated Circuits Electrical Model IEC TC93 WG2*; IEC 62014-3 Standard EMC for Component
- [10] W. John; *Microelectronic EMC System Design for High Density Interconnect and High Frequency Environment*; International Symposium on EMC, Sendai, Japan, June 1-4, 2004
- [11] M. Schmidt, H. Koehne, Th. Steinecke, W. John, H. Reichl; *Modelling and Simulation of Conducted Emission for VLSI IC*; EMC'04 - SENDAI - June 1 - 4 2004, Japan
- [12] G. Lubkowski, R. Piesiewicz, W. John; *Time Domain Modeling of Interconnected Integrated Circuits Based on Black Box Approach and Model Order Reduction for Signal Integrity Applications*; International Symposium on EMC, Sendai, Japan, June 1-4, 2004
- [13] W. John, L. Krahn, B. Erdem, M. Raeisi, R. Brüning; *Improved EMC Support of Microelectronic Application Design by a Web Based Training System*; 17th International Wroclaw Symposium and Exhibition on EMC, Wroclaw, Poland, June 29 - July 1, 2004
- [14] W. John; *EMC Design Methodology for Microelectronic Systems – MEDEA+ EDA Roadmap - Parasitic Extraction, Modelling and Analysis*; 17th International Wroclaw Symposium and Exhibition on EMC, Wroclaw, Poland, June 29 - July 1, 2004
- [15] A. Tankielun, P. Kralicek, U. Keller, W. John; *Investigation of Resolution Enhancement in Near-Field Scanning*, 17<sup>th</sup> International Wroclaw Symposium and Exhibition on Electromagnetic Compatibility, Wroclaw, Poland, 19. 6. - 1. 7. 2004
- [16] M. Schmidt, T. Steinecke, W. John, H. Reichl; *Behavioral Models of Complex Digital Blocks for Predicting Conducted Emission of IC*; EMC Europe 2004, International Symposium on Electromagnetic Compatibility, Eindhoven, The Netherlands, September 6-10, 2004
- [17] U. Paoletti, H. Garbe und W. John; *Messung der Schirmdämpfung von leitenden Gehäusen mit der Spiegelungsmethode*; Kleinheubacher Tagung 2004, 27.09.-01.10.2004, Miltenberg
- [18] H. Morgenstern, G. Groos, M. Schmidt, H. Köhne, W. John, M. Stecher, H. Reichl *Algorithmus zur automatischen Verifikation komplexer Mixed-Signal IC gegenüber ESD-Belastungen*; Analog 2005, Fachbeiträge der 8. GMM/ITG-Diskussionssitzung 16.–18.03.2005, Hannover, VDE Verlag S. 171-175, ISBN 3-8007-2881-8
- [19] M. Taki, W. John; *Path Tracing for Injected Parasitic Noise into Printed Circuit Boards*; IEEE International Symposium on Electromagnetic Compatibility, 08-12 August 2005, Chicago, USA
- [20] Tankielun, S. Battermann, W. John, H. Garbe; *Near-Field Scanning of Mixed Analog-Digital Systems*; IEEE Transactions on Instrumentation and Measurement – 2005
- [21] C. Wiegand, L. Radic-Weissenfeld, C. Hedayat, W. John, U. Hilleringmann; *Nonlinear Identification of Complex Systems using Radial Basis Function Networks and Model Order Reduction*; IEEE International Symposium on Electromagnetic Compatibility, Honolulu, Hawaii, USA, 09-13 July 2007
- [22] M. Taki, W. John, C. Hedayat, U. Hilleringmann; *Noise Propagation for Induced Fast Transient Impulses on PCB-Level*; 18th International Zurich Symposium on EMC, 22. - 24. 9. 2007, Munich, Germany
- [23] C. Fischer, C. Wiegand, L. Radic-Weissenfeld, S. Ludwig, R. Kazemzadeh, C. Hedayat, T. Steinecke, W. John, W. Mathis; *High-level Identification and Modeling of Nonlinear MIMO-Systems using Normalized RBF Networks and Model Order Reduction*; Same 2007 10th Edition, France; 3.-4. 10. 2007
- [24] S. Ludwig, Lj. Radic-Weissenfeld, W. Mathis und W. John; *Efficient Passive Network Description of IC Conducted Emission Models for Model Reduction*, Advances in Radio Science, Journal (2008)
- [25] T. Steinecke, D. Hesidenz; *VLSI IC Emission Models for System Simulation*; 2008 Asia-Pacific Symposium on Electromagnetic Compatibility, 19th Intern. Zurich Symposium on Electromagnetic Compatibility – Asia-Pacific EMC Week, Singapore, May 2008
- Die erzielten F+E-Ergebnisse wurden im MEDEAplus Projekt A701 PARACHUTE (Parasitic Extraction and Optimization for Efficient Microelectronics System Design and Application) erarbeitet. Das Teilprojekt der Infineon Technologies AG wird durch das BMBF (Bundesministerium für Bildung und Forschung) unter der Fördernummer 01M 3169 geführt. Die Verantwortung für die dargestellten Inhalte liegt allein bei den Autoren dieses Beitrags.*